

# SADRŽAJ

Sadržaj	v
1. Programski model	1
1.1. Korisnički programski model	1
1.2. Supervizorski programski model	2
1.3. Formati instrukcija	3
1.3.1. Osnovni formati instrukcija	4
1.4. Tipovi podataka	6
1.5. Organizacija podataka u memoriji	7
1.6. Adresni načini rada	7
1.7. Jednokomponentni adresni načini rada	9
1.7.1. Adresni načini rada koji koristi jedan registar	9
1.7.2. Direktno adresiranje preko registra za podatke	9
1.7.3. Direktno adresiranje preko adresnog registra	9
1.7.4. Apsolutno adresiranje	10
1.7.5. Adresno registarski indirektni način rada	11
1.8. Dvokomponentni adresni načini rada	13
1.9. Višekomponentni adresni načini rada	14
1.9.1. Adresno registarsko adresiranje sa indeksom i razmeštajem	14
1.9.2. PC indirektno adresiranje	16
1.10. Memorijsko indirektno adresiranje	17
1.11. Bit adresiranje	22
1.11.1. Adresiranje bit-polja	22
2. Asemblerski jezik mikroprocesora MC68020	23
2.1. Uvod	23
2.2. Listing na asemblerskom jeziku	24
2.3. Kros-softver za razvoj	25
2.4. Linkovanje	25
2.5. Karakteristike asemblerskog jezika	25
2.5.1. Labela	26
2.5.2. Kodovi operacija	27
2.5.3. Operandi	27
2.5.4. Izrazi kao operandi	28
2.5.5. Asemblerske direktive	29
2.6. Instrukcije za prenos podataka, programsko upravljanje i poziv potprograma	31
2.6.1. MOVE instrukcija	32
2.6.2. Instrukcije za upravljanje tokom programa	33
2.6.3. Korišćenje potprograma kod MC68020	38
2.7. Aritmetičke instrukcije za rad sa celobrojnima i BCD aritmetikom	38
2.7.1. Sabiranje i odizimanje	39
2.7.2. Instrukcije za množenje i deljenje	41
2.7.3. Aritmetika sa celobrojnim vrednostima u višestrukoj preciznosti	43
2.7.4. Decimalna aritmetika	45
2.8. Konverzija podataka i instrukcije PACK i UNPK	46
2.9. Logičke operacije i operacije nad bitovima	47
2.9.1. Logičke operacije	47
2.9.2. Instrukcije za pomeranje i rotiranje	48
2.9.3. Instrukcije za manipulaciju bitovima i postavljanje markera	50

2.9.4. Instrukcije za manipulaciju nad bit-poljima _____	52
2.10. Instrukcije koje manipulišu adresama _____	55
2.10.1. Aritmetičko adresne manipulacije _____	55
2.10.2. Instrukcije za prenos adresa _____	56
2.11. Poziciono nezavisni programi _____	57
2.11.1. Poziciono nezavisni program sa (PC) _____	58
3. Strukture podataka _____	61
3.1. Jednodimenzionalna polja _____	61
3.1.1. Instrukcija CMP2 _____	63
3.2. Dvodimenzionalna polja _____	64
3.3. Povezane liste _____	65
3.3.1. Korišćenje CAS i CAS2 instrukcija kod povezanih listi _____	66
3.4. Korišćenje potprograma i prenos parametara _____	66
3.4.1. Prenos argumenata potprogramu _____	66
4. Operativni sistem _____	71
4.1. Funkcije operativnog sistema _____	71
4.2. Tipovi operativnih sistema _____	72
4.3. Model procesa _____	72
4.3.1. Definicija procesa _____	72
4.3.2. Stanje procesa _____	72
4.3.3. Kontekst procesa _____	73
4.3.4. Nivoi procesa _____	74
4.3.5. Upravljanje procesom _____	74
4.3.6. Opsluživanje U/I _____	74
4.3.7. Upravljanje memorijom _____	75
4.3.8. Zaštita procesa _____	75
4.4. Supervizorski i korisnički način rada kod MC68020 _____	77
4.4.1. Instrukcije za upravljanje sistemom _____	78
4.4.2. Opis rada sistema zasnovanog na MC68020 _____	81
4.4.3. Sinhronizacija procesa _____	86
4.4.4. Komutacija procesa _____	89
4.4.5. Obrada prekida _____	92
4.4.6. Tehnike za obradu izuzetaka kod mikroprocesora MC68020 _____	94
5. Upravljanje memorijom _____	111
5.1. Koncept virtuelne memorije _____	111
5.2. Radni model _____	113
5.3. Zaštita i deoba _____	113
5.4. Mehanizmi adresne translacije _____	114
5.4.1. Relokacija _____	114
5.4.2. Straničenje _____	114
5.4.3. Segmentacija _____	115
5.4.4. Segmentacija sa straničenjem _____	116
5.4.5. Mehanizmi ubrzanja adresne translacije _____	117
5.4.6. Motorola MC68851 PMMU _____	119
6. Akceleratori _____	123
6.1. Koprocesori _____	123
6.1.1. Sprezanje koprocesora _____	123
6.1.2. Autonomnost koprocesora _____	124
6.1.3. Konkurentnost i sinhronizacija _____	125
6.1.4. Sprezanje MC68020 sa koprocesorom _____	126
6.2. Keš (skrivena) memorija _____	139
6.3. Hijerarhija memorije i stopa pogodaka _____	142
6.4. Aspekti projektovanja keš sistema _____	145
6.5. Organizacija keš memorije i politike smeštanja _____	146
6.5.1. Potpuno asocijativno preslikavanje _____	146

---

6.5.2. Direktno preslikavanje _____	148
6.5.3. Skupno asocijativna keš memorija _____	152
6.6. Keš memorija kod MC68020 _____	154
7. Struktura U/I podsistema _____	159
7.1. Uvod _____	159
7.2. U/I uređaji _____	160
7.2.1. Klasifikacija _____	160
7.2.2. Osobine U/I uređaja _____	161
7.3. U/I softver _____	162
7.4. U/I procesi _____	162
7.4.1. Direktni (programirani) U/I _____	163
7.4.2. Specifikacija U/I operacija _____	164
7.4.3. Specifikacija porta hosta i porta uređaja _____	164
7.4.4. Specifikacija CPU-ove adrese _____	164
7.4.5. Preklapanje aktivnosti U/I-a i CPU-a (prekidna U/I tehnika) _____	165
7.4.6. Autonomni prenos podataka (DMA) _____	165
7.4.7. Struktura kontrolera uređaja _____	167
7.5. U/I procesori _____	168
7.6. Port uređaja _____	168
8. Arhitektura U/I i jednostavni U/I portovi kod familije mikroprocesora MC68xxx _____	169
8.1. Izolovani i memorijski preslikani U/I _____	169
8.2. U/I portovi u adresnom prostoru _____	169
8.3. Osnovni ulazni i izlazni portovi _____	170
8.4. Specifičnosti U/I instrukcija kod MC68020 _____	171
8.5. Programabilni paralelni U/I uređaji _____	172
8.5.1. Problemi sa LSI U/I _____	172
8.5.2. MC6821 periferni interfejs adapter (PIA) _____	172
8.5.3. MC68230 i MC68901 _____	174
8.6. Brojači i tajmeri _____	177
8.6.1. MC6840 brojač/tajmer _____	177
8.6.2. Pregled brojača/tajmera u čipovima MC68230 i MC68901 _____	177